

Г.В. Малинин, С.В. Янкевич  
(г. Чебоксары, Чувашский государственный университет им. И.Н. Ульянова)  
G.V. Malinin, S.V. Yankevich  
(Cheboksary, Chuvash State University named after I.N. Ulyanov)

## **ЛОГИЧЕСКИЙ АВТОМАТ УПРАВЛЕНИЯ ДРАЙВЕРОМ В СИСТЕМЕ УПРАВЛЕНИЯ МОЩНЫМИ СИЛОВЫМИ ПРЕОБРАЗОВАТЕЛЯМИ**

### **LOGIC AUTOMATIC DRIVER CONTROL IN THE SYSTEM OF CONTROL OF POWERFUL POWER CONVERTERS**

*В работе представлен анализ возможных аварийных режимов работы преобразователя напряжения при управлении от ПЛИС или микроконтроллера и способ их устранения при помощи логического автомата. Принцип работы автомата пояснен с помощью модели, собранной в САПП Xilinx ISE Design Suite.*

*The paper presents an analysis of possible emergency conditions in a voltage converter controlled from an FPGA or a microcontroller and a method for eliminating them using a logical machine. The principle of operation of the machine is explained using a model assembled in CAD Xilinx ISE Design Suite.*

*Ключевые слова: преобразователь напряжения, силовой ключ, драйвер, логический автомат, солнечный модуль, микроинвертор, обратноходовой преобразователь.*

*Keywords: voltage converter, power switch, driver, logical machine.*

На сегодняшний день существует много способов управления силовыми транзисторными преобразователями. Как правило, в низковольтных преобразователях существуют готовые технические решения на одном кристалле, требующие минимальное количество внешних элементов. Алгоритм управления таким преобразователем уже заранее реализован в драйвере (кристалле) и не требует внешнего вмешательства. Такие технические решения хорошо зарекомендовали себя в системах с низким напряжением питания до 30В. При проектировании высоковольтных преобразователей готовых технических решений мало и они индивидуальны под конкретную техническую задачу. В работе рассматривается один из вариантов управления силовым преобразователем, построенным по полумостовой схеме.

На рис. 1 представлена упрощенная электрическая схема системы управления полумостовым понижающим синхронным преобразователем, который работает в системе подмагничивания ультразвукового генератора [1].

Силовые ключи VT1 и VT2 получают питание от выпрямленного постоянного напряжения 300В. Управление силовыми ключами осуществляет драйвер DA1, который при помощи бутстрепного конденсатора C4, диода VD1, а также конденсатора C7, осуществляет питание цепей

затвора для отпирания верхнего VT1 и нижнего ключа VT2 транзисторной стойки. Когда открыт транзистор VT2, конденсатор C4 заряжается через диод VD1; когда транзистор VT2 закрыт, конденсатор C4 разряжается через цепь затвора транзистора VT1, и транзистор открывается.

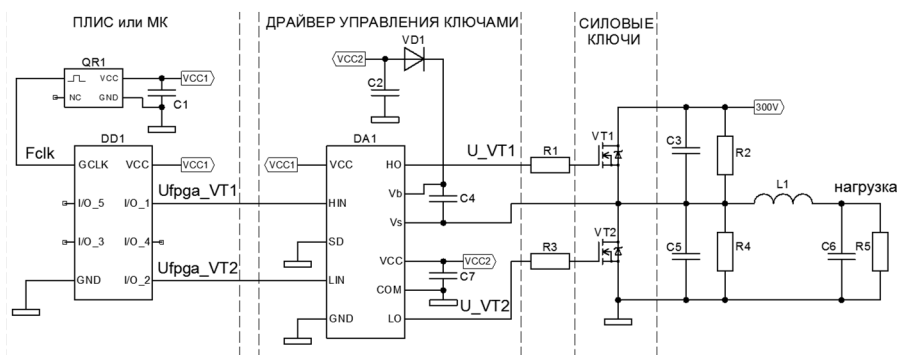


Рис. 1. Схема управления преобразователем напряжения

Драйвер DA1 в простейшем исполнении (например IR2113S) не имеет встроенной логики защиты от сигналов, идущих в одинаковой фазе, поэтому он повторяет сигналы, поступающие от программируемой логической интегральной схемы (ПЛИС) или микроконтроллера МК DD1. Микросхема DD1 формирует управляющие импульсы  $U_{fpga\_VT1}$  и  $U_{fpga\_VT2}$  по заданному алгоритму. Тактирование DD1 осуществляется сигналом  $F_{clk}$  от кварцевого генератора QR1. Работа преобразователя основана на частотном регулировании сигналов управления  $U_{fpga\_VT1}$  и  $U_{fpga\_VT2}$ . Изменение частоты коммутации силовых транзисторов VT1 и VT2 приводит к изменению напряжения на нагрузке и в данной работе не рассматривается.

ПЛИС генерирует сигналы  $U_{fpga\_VT1}$  и  $U_{fpga\_VT2}$  с заданной частотой, которые поступают на драйвер DA1. Драйвер согласовывает уровни сигналов и выдает управляющие импульсы  $U_{VT1}$  и  $U_{VT2}$  на затворы силовых транзисторов VT1 и VT2 в такой же последовательности, в какой они поступили на входы драйвера DA1 с минимальной задержкой, составляющей, как правило, несколько наносекунд (рис. 2).

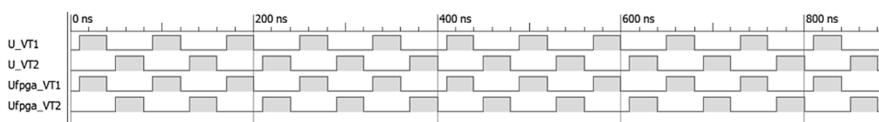


Рис. 2. Временные диаграммы сигналов управления

Выше было показано, что управление силовыми транзисторами VT1 и VT2 зависит от стабильной работы DD1. Известно, что при включении питания и загрузки программы в ПЛИС все выводы переводятся в состояние логической единицы. То же самое касается и МК. Однако перевод выводов микросхемы DD1 в это состояние только усугубляет проблему – оба транзистора переводятся в открытое состояние. К тому же это не спасает от

помех на линиях, особенно в высоковольтных импульсных системах. Поэтому сигналы управления начинают "плавать", "дергаться", и преобразователь выходит из строя. На рис. 3 представлены классические проблемы при управлении высоковольтными преобразователями напрямую через ПЛИС или МК.



Рис. 3. Сигналы управления, характерные для аварийного режима

Из рис. 3 видно, что в момент включения питания транзисторы VT1 и VT2 сразу открыты одновременно, через них на землю проходит сквозной ток и транзисторы выходят из строя. Даже если система включилась, и ПЛИС успешно загрузилась, режим короткого замыкания может произойти в момент дальнейшей работы при перестройке частоты или внешней помехи.

Как же решить эту проблему, если драйвер DA1 не имеет встроенной логической защиты? Очевидно, что необходимо проектировать свою логическую защиту и включать ее между ПЛИС и драйвером. Назовем этот функциональный узел логическим автоматом управления драйвером (ЛАУД) [2]. Для надежной работы желательно использовать как можно меньше выводов ПЛИС или МК. Следовательно, необходим ЛАУД с одним входным сигналом, который будет преобразован в два выходных сигнала  $U_{fpga\_VT1}$  и  $U_{fpga\_VT2}$ . Описание способа проектирования ЛАУД в данной статье не приводится, однако стоит заметить, что узел строиться он по принципу конечного автомата Мили или Мура с одним входом и двумя выходами.

На рис. 4 представлен вариант ЛАУД с минимальным числом дискретных

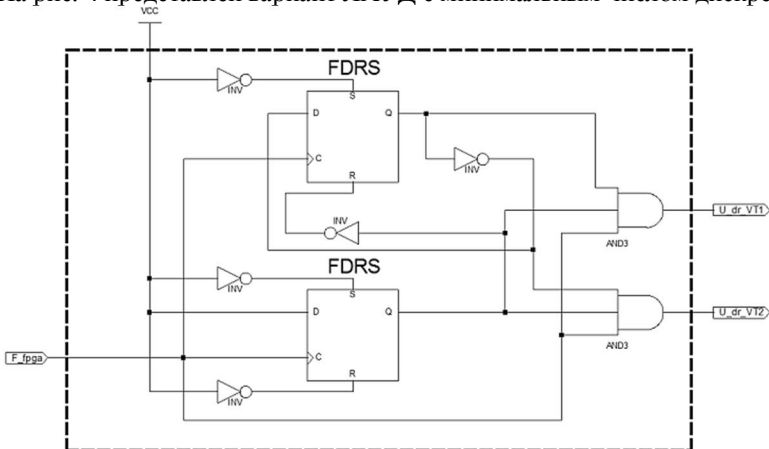


Рис. 4. Модель ЛАУД

логических элементов - двумя RS-триггерами и двумя элементами ИЛИ. Работа схемы была промоделирована в САПР Xilinx ISE Design Suite при штатном и нестабильном входном сигнале, формируемом ПЛИС (рис. 5).

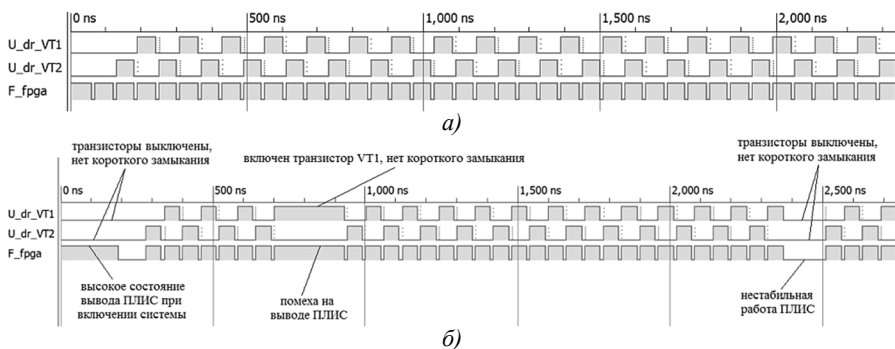


Рис. 5. Временные диаграммы ЛАУД при работе ПЛИС в штатном режиме (а) и нестабильной работе ПЛИС (б)

Анализ результатов показывает удовлетворительное поведение модели ЛАУД, преобразователь не выйдет из строя при любом состоянии вывода ПЛИС. Итоговая схема полумостового преобразователя с логическим автоматом представлена на рис. 6.



Рис. 6. Система управления преобразователем, содержащая ЛАУД

Очевидно, что построение подобного рода системы управления имеет смысл только в высоковольтных преобразователях. Аналогичный ЛАУД можно строить и для мостового преобразователя [3], который уже будет иметь один вход и 4 выхода.

### Список литературы

1. Янкевич, С.В. Двухканальный ультразвуковой генератор GENERUS // Динамика нелинейных дискретных электротехнических и электронных систем: Материалы X Всерос. науч.-техн. конф. – Чебоксары: Изд-во Чуваш. ун-та, 2013. – С. 358-360.
2. Янкевич, С.В. Ультразвуковой генератор на ПЛИС фирмы XILINX // Информационные технологии в электротехнике и электроэнергетике: Материалы VII Всерос. науч.-техн. конф. – Чебоксары: Изд-во Чуваш. ун-та, 2010. – С. 272-275.
3. Малинин, Г.В. Математическая модель генератора ультразвуковых колебаний / Г.В. Малинин, И.В. Абрамова // Информационные технологии в электротехнике и электроэнергетике: Материалы IX Всерос. науч.-техн. конф. – Чебоксары: Изд-во Чуваш. ун-та, 2014. – С. 27-32.

Материал поступил в редколлегию 12.10.19.